

DIALOG(R)File 351:Derwent WPI  
(c) 2002 Derwent Info Ltd. All rts. reserv.

010933795 \*\*Image available\*\*  
WPI Acc No: 1996-430745/ 199643  
Related WPI Acc No: 1997-460114  
XRAM Acc No: C96-135281  
XRPX Acc No: N96-363110

Thin film solar battery mfr. - involves isolating element forming layer from single crystal silicon substrate, by mechanically fracturing porous silicon layer by pulling first and second jigs in mutually opposite directions

Patent Assignee: SONY CORP (SONY )  
Inventor: MATSUSHITA T; TAYANAKA H  
Number of Countries: 002 Number of Patents: 003  
Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 8213645	A	19960820	JP 9537655	A	19950202	199643 B
US 5811348	A	19980922	US 96595382	A	19960201	199845
US 6326280	B1	20011204	US 96595382	A	19960201	200203
			US 97818239	A	19970314	
			US 2000616395	A	20000714	

Priority Applications (No Type Date): JP 9537655 A 19950202; JP 9661552 A 19960318; JP 96234480 A 19960904

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
JP 8213645	A		10	H01L-031/04	
US 5811348	A			H01L-021/30	
US 6326280	B1			H01L-021/76	CIP of application US 96595382 CIP of application US 97818239 CIP of patent US 5811348 CIP of patent US 6107213

Abstract (Basic): JP 8213645 A

The mfg method involves forming a porous Si layer (2) on surface of the single crystal Si substrate (1). A p+ type Si layer (3) used as an element forming layer, a p type Si layer (4) and an n+ type Si layer (5) are sequentially formed on this porous Si layer. A top coat (6) is then formed on the n+ type Si layer.

The back side of the substrate is then attached to a first jig (10). A second jig (12) is then attached to upper surface of the top coat. The porous Si layer is then mechanically fractured by pulling the first and second jigs in mutually opposite directions. The element forming layer is thus isolated from the substrate.

ADVANTAGE - Mfrs highly efficient thin film solar battery with high conversion efficiency at low cost.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-213645

(43) 公開日・平成8年(1996)8月20日

(51) Int. Cl.<sup>6</sup>

識別記号

序内整理番号

F I

技術表示箇所

H 0 1 L 31/04  
21/8238  
27/092

H 0 1 L 31/04

H

27/08

3 2 1 B

審査請求 未請求 請求項の数16 F D (全 10 頁) 最終頁に続く

(21) 出願番号 特願平7-37655

(22) 出願日 平成7年(1995)2月2日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 松下 孟史

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

(72) 発明者 田舎中 博士

東京都品川区北品川6丁目7番35号 ソニ

ー株式会社内

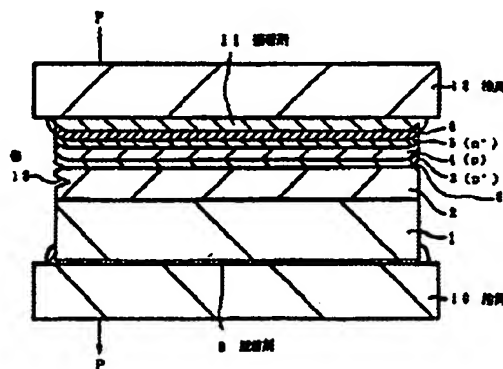
(74) 代理人 弁理士 杉浦 正知

(54) 【発明の名称】 基体から素子形成層を分離する方法

(57) 【要約】

【目的】 高変換効率の薄膜太陽電池などの高性能の薄膜素子を低コストで製造することができる基体から素子形成層を分離する方法を提供する。

【構成】 単結晶Si基板1上に多孔質Si層2を形成し、その上に太陽電池層となるp<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5を形成する。n<sup>+</sup>型Si層5上に保護膜6を形成した後、単結晶Si基板1の裏面を治具10に接着するとともに、保護膜6の表面に治具12を接着する。次に、治具10、12を互いに反対方向に引っ張ることにより多孔質Si層2を機械的に破断し、太陽電池層を単結晶Si基板1から分離する。この太陽電池層を二枚のアラステック基板の間にはさんでフレキシブルな薄膜太陽電池を製造する。



成し、その後上記分離層の内部および／または上記分離層と上記素子形成層および上記基体との界面で機械的に破断を起こさせることにより上記基体から上記素子形成層を分離するようにしたことを特徴とする基体から素子形成層を分離する方法。

【請求項2】 上記分離層の機械的強度は上記基体および上記素子形成層の機械的強度よりも弱いことを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項3】 上記分離層は多孔質であることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項4】 上記分離層は多結晶であることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項5】 上記分離層は非晶質であることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項6】 上記分離層は半導体からなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項7】 上記分離層はシリコンからなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項8】 上記基体は単結晶であることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項9】 上記基体は多結晶であることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項10】 上記基体は単結晶シリコンからなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項11】 上記基体はキャスト多結晶シリコンからなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項12】 上記素子形成層は半導体からなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項13】 上記素子形成層は単結晶シリコンからなることを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項14】 上記基体と上記素子形成層とを互いに反対方向に引っ張ることにより上記分離層の内部および／または上記分離層と上記素子形成層および上記基体との界面で機械的に破断を起こさせるようにしたことを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項15】 上記基体の上記分離層と反対側の主面を第1の治具に接着するとともに、上記素子形成層の上

張ることにより上記分離層の内部および／または上記分離層と上記素子形成層および上記基体との界面で機械的に破断を起こさせるようにしたことを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【請求項16】 単結晶シリコンからなる上記基体を陽極化することにより多孔質シリコンからなる上記分離層を形成し、上記分離層上に単結晶シリコンからなる上記素子形成層を形成するようにしたことを特徴とする請求項1記載の基体から素子形成層を分離する方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、基体から素子形成層を分離する方法に関し、例えば、薄膜太陽電池の製造に適用して好適なものである。

【0002】

【従来の技術】太陽電池が発明されてから約40年が経過した。太陽電池は一部実用化されてはいるものの、本格的に使用されるためには、特に低コスト化が重要である。また、地球環境の温暖化を防ぐという意味においては、エネルギー回収年数が例えば1年以下になる必要がある。したがって、太陽電池の製造に要するエネルギーを極力低減するため、製造に多くのエネルギーを要する厚膜太陽電池よりも薄膜太陽電池の方が望ましいことになる。

【0003】一方、薄膜太陽電池はある程度折り曲げることが可能であるため、例えば自動車のボディの曲面部やポータブル電気製品の外部の曲面部に搭載して発電を行うことができる。あるいは、この薄膜太陽電池をソーラー充電器に応用した場合には、薄膜太陽電池を使用するときは広げ、使用しないときは折り畳むということも可能になる。

【0004】従来、このような薄膜太陽電池として、プラスチック基板上に形成したアモルファスシリコン太陽電池がある。ところが、このアモルファスシリコン太陽電池は、光電変換の変換効率が低い上に使用中に変換効率が低下するという問題がある。このため、アモルファスシリコンに比べて変換効率が高い単結晶シリコンまたは多結晶シリコンを用いた薄膜太陽電池の実現が望まれていた。

【0005】

【発明が解決しようとする課題】しかしながら、単結晶シリコンまたは多結晶シリコンを形成するプロセス温度はかなり高いため、プラスチック基板やガラス基板上に形成することは困難であった。

【0006】この発明は、従来技術が有する上述の問題を解決するものである。

【0007】すなわち、この発明の目的は、高変換効率の薄膜太陽電池などの高性能の薄膜素子を低コストで製

20

30

40

50

造することができる基体から素子形成層を分離する方法を提供することにある。

【0008】

【課題を解決するための手段】上記目的を達成するために、この発明による基体から素子形成層を分離する方法は、基体上に分離層を介して素子形成層を形成し、その後分離層の内部および／または分離層と素子形成層および基体との界面で機械的に破断を起こさせることにより基体から素子形成層を分離するようにしたことを特徴とするものである。

【0009】この発明において、典型的には、分離層の機械的強度は基体および素子形成層の機械的強度よりも弱い。

【0010】この発明において、分離層は、例えば多孔質、多結晶または非晶質である。

【0011】この発明において、典型的には、分離層は半導体からなる。この半導体は、元素半導体であっても、化合物半導体であってもよい。前者の一例はシリコン(Si)であり、後者の一例はヒ化ガリウム(GaAs)である。

【0012】この発明において、好適には、基体は単結晶であるが、多結晶でもよい。

【0013】この発明において、好適には、基体は単結晶シリコンからなるが、例えばキャスト多結晶シリコンからなるものでもよい。

【0014】この発明において、典型的には、素子形成層は半導体からなる。この場合、素子は半導体素子である。

【0015】この発明の好適な一実施形態においては、素子形成層は単結晶シリコンからなる。

【0016】この発明においては、典型的には、基体と素子形成層とを互いに反対方向に引っ張ることにより分離層の内部および／または分離層と素子形成層および基体との界面で機械的に破断を起こさせる。より実際的には、基体の分離層と反対側の主面を第1の治具に接着するとともに、素子形成層の分離層と反対側の主面を第2の治具に接着し、第1の治具および第2の治具を互いに反対方向に引っ張ることにより分離層の内部および／または分離層と素子形成層および基体との界面で機械的に破断を起こさせる。

【0017】この発明の典型的な一実施形態においては、単結晶シリコンからなる基体を陽極化成することにより多孔質シリコンからなる分離層を形成し、分離層上に単結晶シリコンからなる素子形成層を形成する。

【0018】この発明においては、典型的には、分離層の機械的な破断を行った後に基体上に残された分離層は研磨および／またはエッチングにより除去し、素子形成層の裏面に残された分離層も同様に研磨および／またはエッチングにより除去する。このようにして分離された基体は再び使用される。ここで、例えば、陽極化成など

のような基体の厚さが減少するプロセスを用いて分離層を形成する場合には、その厚さの減少を補うために、基体上にこの基体と同一の物質を成長させて元の厚さに復元するようにすればよい。

【0019】この発明において、素子形成層は各種の素子に用いられるものであってよく、その一例を挙げると、薄膜太陽電池における太陽電池層である。

【0020】

【作用】上述のように構成されたこの発明によれば、分離層の内部および／または分離層と素子形成層および基体との界面で機械的に破断を起こさせることにより基体から素子形成層を分離するようにしているので、この素子形成層を薄膜に形成しておくことにより、この薄膜の素子形成層を用いて薄膜素子、例えば薄膜太陽電池を製造することができる。この場合、素子形成層が薄膜であることや、素子形成層を分離するために基体の研磨やエッチングなどを行わないので基体を繰り返し使用することができることなどにより、薄膜素子、例えば薄膜太陽電池を低コストで製造することができる。さらに、素子形成層を単結晶または多結晶に形成することにより、高性能の薄膜素子、特に薄膜太陽電池にあっては高変換効率のものを得ることができる。また、この薄膜素子、例えば薄膜太陽電池はある程度折り曲げることが可能であるので、フレキシブルな薄膜素子、例えばフレキシブルな薄膜太陽電池を得ることができる。

【0021】

【実施例】以下、この発明の実施例について図面を参照しながら説明する。なお、実施例の全図において、同一または対応する部分には同一の符号を付す。

【0022】図1～図10はこの発明の第1実施例による薄膜太陽電池の製造方法を工程順に示す断面図である。

【0023】この第1実施例による薄膜太陽電池の製造方法においては、まず、図1に示すように、単結晶Si基板1を陽極化成(陽極酸化)することにより多孔質Si層2を形成する。この陽極化成法による多孔質Si層2の形成方法はよく知られており(例えば、応用物理第57巻、第11号、第1710頁(1988))、例えば、電流密度を30mAとし、陽極化成溶液としてH<sub>2</sub>F:H<sub>2</sub>O:C<sub>2</sub>H<sub>5</sub>OH=1:1:1を用いた場合、得られる多孔質Si層2の厚さは5～50μm、多孔度(porosity)は10～50%である。この多孔質Si層2の厚さは、単結晶Si基板1を繰り返し使用する観点からは、この単結晶Si基板1の厚さの減少を少なくし、使用可能回数を多くするために、可能な限り薄くすることが望ましく、好適には5～15μm、例えば約10μmに選ばれる。また、単結晶Si基板1は、陽極化成によりその上に多孔質Si層2を形成する観点からはp型であることが望ましいが、n型であっても、条件設定によっては多孔質Si層2を形成することが可能であ

上に例えばCVD法により例えば700~1100℃の温度でp<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5を順次エピタキシャル成長させた後、n<sup>+</sup>型Si層5上に例えばCVD法により例えば単層のSiO<sub>2</sub>膜やSiN膜あるいはそれらの積層膜からなる保護膜6を形成する。ここで、p<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5は太陽電池層を構成し、それらの合計の厚さは典型的には1~50μm、例えば5μmである。また、この場合、太陽電池層を構成するこれらのp<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5の結晶性を良好にするため、それらのエピタキシャル成長前に、多孔質Si層2を例えば400~600℃の温度で短時間酸化することによりその内部の孔の内壁に薄い酸化膜を形成してその強度を高めるとともに、例えば真空中において例えば950~1000℃の温度でH<sub>2</sub>アニールすることにより多孔質Si層2の表面の孔を極力埋めておき、エピタキシャル成長が良好に行われるようにするのが好ましい。このようにすることにより、単結晶のp<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5を得ることができる(例えば、日経マイクロデバイス、1994年7月号、第76頁)。

【0025】次に、図3に示すように、上述のように多孔質Si層2、p<sup>+</sup>型Si層3、p型Si層4、n<sup>+</sup>型Si層5および保護膜6が形成された単結晶Si基板1の全体を熱酸化することにより、その表面全体に例えば膜厚が50~500nmのSiO<sub>2</sub>膜からなる酸化膜7を形成する。この熱酸化時には、多孔質Si層2の酸化速度が単結晶Si基板1の酸化速度よりも速く、また、多孔質Si層2の体積が膨張するため、エッジ部における多孔質Si層2とp<sup>+</sup>型Si層3との界面に酸化膜7がバースピーク状に形成され、エッジ部におけるp<sup>+</sup>型Si層3、p型Si層4、n<sup>+</sup>型Si層5および保護膜6の全体が持ち上がった構造となる。

【0026】次に、酸化膜7をエッチング除去する。これによって、図4に示すように、エッジ部における多孔質Si層2とp<sup>+</sup>型Si層3との間に楔状の間隙8が形成される。この楔状の間隙8は、後の工程で多孔質Si層2の引っ張りによる破断を容易に行うことができるようにするためのものである。

【0027】次に、図5に示すように、単結晶Si基板1の裏面に接着剤9により治具10に接着するとともに、保護膜6の表面に接着剤11によりもう一つの治具12を接着する。これらの治具10、12は、後の工程で行われる引っ張りに耐えられるだけの十分な強度を有するものが用いられ、例えば金属や石英などからなるものが用いられる。また、接着剤9、11は、後の工程で行われる引っ張りに耐えられるだけの十分な接着強度を有するものが用いられ、例えば瞬間接着剤などが用いら

にするため、多孔質Si層2のエッジ部の側壁にあらかじめ傷13を付けておく、この傷13は、機械的な方法で付けることができるほか、レーザービームの照射などによって付けることもできる。

【0028】次に、図5に示すように、治具10、12に十分に大きな外力Pを加えて引っ張る。このとき、この外力Pは、単結晶Si基板1の中心から多孔質Si層2の傷13が付いているエッジ部側にずれた位置に加え、多孔質Si層2のエッジ部に応力集中が起きるようにする。この結果、多孔質Si層2はそれ自身機械的強度が低いことに加えて、多孔質Si層2のエッジ部の側壁にあらかじめ傷13が付いていることやエッジ部における多孔質Si層2とp<sup>+</sup>型Si層3との間に楔状の間隙8が形成されていることによりこれらの場所で応力集中が極めて顕著に起き、図6に示すように、多孔質Si層2の内部や多孔質Si層2とp<sup>+</sup>型Si層3との界面で破断が起きる。これによって、単結晶Si基板1と、p<sup>+</sup>型Si層3、p型Si層4、n<sup>+</sup>型Si層5および保護膜6とが互いに分離される。

【0029】次に、図7に示すように、上述の破断後に単結晶Si基板1の表面およびp<sup>+</sup>型Si層3の表面にそれぞれ残された多孔質Si層2を例えばHF/H<sub>2</sub>O<sub>2</sub>のようなエッチング液を用いてエッチング除去する。単結晶Si基板1は、接着剤9を除去し、治具10を取り外した後、その表面を研磨して再び薄膜太陽電池製造用の基板として用いられる。ここで、例えば、多孔質Si層2の厚さを10μm、単結晶Si基板1を再使用するための研磨により除去される厚さが3μm程度であるとすると、薄膜太陽電池の製造の1サイクルで減少する単結晶Si基板1の厚さは13μmである。したがって、単結晶Si基板1を10回使用しても、単結晶Si基板1の厚さの減少は130μmに過ぎないため、通常は単結晶Si基板1を少なくとも10回は使用することが可能である。

【0030】次に、図8に示すように、p<sup>+</sup>型Si層3の露出した表面を例えばガラス基板14の表面に接着剤15により接着する。この接着剤15としては例えばエポキシ樹脂系のものが用いられる。

【0031】次に、接着剤11を除去して保護膜6から治具12を取り外した後、図9に示すように、保護膜6の所定部分をエッチング除去して開口6aを形成し、この開口6aを通じてn<sup>+</sup>型Si層5上に受光面電極16を形成する。この受光面電極16は、例えば印刷法により形成する。この後、この受光面電極16に対応する部分にこの受光面電極16と同一形状の金属層16があらかじめ形成されたプラスチック基板18を用意し、これらの受光面電極16および金属層17同士を接続する。このとき、保護膜6とプラスチック基板18との間には

10

20

30

40

50

7

隙間が形成されるので、この隙間に例えばエポキシ樹脂系の透明な接着剤19を充填して保護膜6とプラスチック基板18とを接着する。

【0032】次に、接着剤15を除去してp'型Si層3からガラス基板14を取り外した後、図10に示すように、例えば印刷法によりp'型Si層3上に裏面電極20を形成し、この裏面電極20に接着剤21によりプラスチック基板22を接着する。ここで、この裏面電極20は、薄膜太陽電池に対する入射光の反射板ともなり、高変換効率化に寄与する。

【0033】以上により、太陽電池層を構成するp'型Si層3、p型Si層4およびn'型Si層5と保護膜6とが二枚のプラスチック基板18、22間にはさまれた構造の目的とする薄膜太陽電池が完成する。

【0034】以上のように、この第1実施例によれば、単結晶Si基板1上に多孔質Si層2を介して太陽電池層を構成する単結晶のp'型Si層3、p型Si層4およびn'型Si層5を順次エピタキシャル成長させた後、多孔質Si層2を引っ張りにより機械的に破断してこの太陽電池層を単結晶Si基板1から分離し、この太陽電池層を二枚のプラスチック基板18、22間にはさむことにより薄膜太陽電池を製造している。この場合、太陽電池層が単結晶であることにより、この薄膜太陽電池は高変換効率であり、信頼性にも優れている。また、単結晶Si基板1を繰り返し使用することができること、単結晶Si基板1からの太陽電池層の分離に機械的な方法を用いていること、安価なプラスチック基板18、22を用いていることなどにより、この薄膜太陽電池は低コストで製造することができる。また、この薄膜太陽電池は、太陽電池層が薄くてそれ自身ある程度曲げることができることやフレキシブルなプラスチック基板18、22を用いていることなどにより、全体としてある程度折り曲げ可能であることから、例えば自動車のボディーの曲面部やポータブル電気製品の外部の曲面部に搭載することができ、応用範囲が広い。

【0035】すなわち、この第1実施例によれば、高変換効率かつ高信頼性のフレキシブルな薄膜太陽電池を低コストで製造することができる。

【0036】次に、この発明の第2実施例について説明する。

【0037】上述の第1実施例による薄膜太陽電池の製造方法においては、多孔質Si層2の破断により単結晶Si基板1とp'型Si層3、p型Si層4、n'型Si層5および絶縁膜6とを分離する際に治具10、12に図5に示すように外力Pを加えたのに対して、この第2実施例による薄膜太陽電池の製造方法においては、図11に示すように治具10、12に外力Pを加えることにより多孔質Si層2の破断を行い、単結晶Si基板1とp'型Si層3、p型Si層4、n'型Si層5および絶縁膜6とを分離する。この第2実施例による薄膜太

8

陽電池の製造方法のその他のことは、第1実施例による薄膜太陽電池の製造方法と同様であるので、説明を省略する。

【0038】この第2実施例によっても、第1実施例と同様に、高変換効率かつ高信頼性のフレキシブルな薄膜太陽電池を低コストで製造することができる。

【0039】次に、この発明の第3実施例について説明する。

【0040】上述の第1実施例による薄膜太陽電池の製造方法においては、図10に示すように、p'型Si層3の全面が裏面電極20と接触しているため、このp'型Si層3と裏面電極20との界面において光入射により発生した電子-正孔対の再結合が起きやすく、それが変換効率を低下させるおそれがある。そこで、この第3実施例による薄膜太陽電池の製造方法においては、図12に示すように、p'型Si層3上に単層のSiO<sub>2</sub>膜やSi<sub>3</sub>N<sub>4</sub>膜あるいはそれらの積層膜からなる保護膜23を形成し、この絶縁膜23に開口23aを形成し、この開口23aを通じて例えば印刷法により裏面電極24を形成し、この裏面電極24をプラスチック基板22上にあらかじめ形成された金属層25と接続する。このとき、保護膜23と金属層25との間には隙間が形成されるので、この隙間に例えばエポキシ樹脂系の透明な接着剤26を充填して保護膜23と金属層25とを接着する。この第3実施例による薄膜太陽電池の製造方法のその他のことは、第1実施例による薄膜太陽電池の製造方法と同様であるので、説明を省略する。

【0041】この第3実施例によれば、p'型Si層3と裏面電極24との界面における電子-正孔対の再結合を大幅に減少させることができることにより、薄膜太陽電池の変換効率を第1実施例に比べてより高くすることができるほか、第1実施例と同様な利点がある。

【0042】次に、この発明の第4実施例について説明する。

【0043】上述の第1実施例による薄膜太陽電池の製造方法においては、図8に示す工程において一旦太陽電池層の裏面をガラス基板14に接着し、その後このガラス基板14を取り外してから、図10に示す工程においてこの太陽電池層をプラスチック基板22に接着するようにしているが、この第4実施例による薄膜太陽電池の製造方法においては、太陽電池層をガラス基板14に接着せず、p'型Si層3に印刷法により直接裏面電極20を形成し、この裏面電極20を接着剤21によりプラスチック基板22に接着する。この後、接着剤11を除去して治具12を取り外し、保護膜6に開口6aを形成するとともに、受光面電極16を形成し、この受光面電極16とプラスチック基板18上の金属層17とを接続し、さらに保護膜6とプラスチック基板18との間の隙間に接着剤19を充填して接着する。この第4実施例による薄膜太陽電池の製造方法のその他のことは、第1実

施例による薄膜太陽電池の製造方法と同様であるので、説明を省略する。

【0044】この第4実施例によれば、第1実施例に比べて製造工程の簡略化を図ることができ、したがってより低コストで薄膜太陽電池を製造することができるという利点がある。

【0045】次に、この発明の第5実施例について説明する。

【0046】上述の第1実施例による薄膜太陽電池の製造方法においては、図9に示す工程において受光面電極16を形成したが、この第5実施例による薄膜太陽電池の製造方法においては、図3に示す工程において保護膜6に開口6aを形成するとともに、受光面電極16を形成する。この第5実施例による薄膜太陽電池の製造方法のその他のことは、第1実施例による薄膜太陽電池の製造方法と同様であるので、説明を省略する。

【0047】この第5実施例によっても、第1実施例と同様な利点を得ることができる。

【0048】次に、この発明の第6実施例について説明する。

【0049】この第6実施例による薄膜太陽電池の製造方法においては、太陽電池層をダブルヘテロ構造とする。すなわち、この第6実施例においては、図13に示すように、多孔質Si層2上にp'型Si層31、p型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32、例えばアンドープのSi<sub>1-x</sub>Ge<sub>x</sub>層33、n型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34およびn'型Si層35を順次エピタキシャル成長させ、ダブルヘテロ構造の太陽電池層を形成する。この場合、p型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32のGe組成比xは、このp型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32の厚さ方向に、p'型Si層31とこのp型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32との界面における0の値からSi<sub>1-x</sub>Ge<sub>x</sub>層33とこのp型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32との界面におけるyの値まで単調に増加している。また、n型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34のGe組成比xは、このn型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34の厚さ方向に、n'型Si層35とこのn型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34との界面における0の値からSi<sub>1-x</sub>Ge<sub>x</sub>層33とこのp型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34との界面におけるyの値まで単調に増加している。これによって、これらのp'型Si層31、p型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層32、Si<sub>1-x</sub>Ge<sub>x</sub>層33、n型Si<sub>1-x</sub>Ge<sub>x</sub>グレーディッド層34およびn'型Si層35間の各界面において格子が整合することから、良好な結晶性を得ることができる。この第6実施例による薄膜太陽電池の製造方法のその他のことは第1実施例による薄膜太陽電池の製造方法と同様であるので、説明を省略する。

【0050】この第6実施例によれば、太陽電池層がダ

ブルヘテロ構造であり、その中央のSi<sub>1-x</sub>Ge<sub>x</sub>層33にキャリアおよび光を有効に閉じ込めることができることにより高い変換効率を得ることができるほか、第1実施例と同様な種々の利点がある。

【0051】次に、この発明の第7実施例について説明する。この第7実施例は、CMOS型半導体装置の製造にこの発明を適用した実施例である。

【0052】この第7実施例によるCMOS型半導体装置の製造方法においては、まず、図14に示すように、単結晶Si基板1上に多孔質Si層2を形成した後、この多孔質Si層2上に例えばCVD法により単結晶のp型Si層41をエピタキシャル成長させる。このp型Si層41の厚さは必要に応じて選ばれるが、例えば5μmとする。また、このp型Si層41の不純物濃度は例えば10<sup>15</sup>cm<sup>-3</sup>程度とする。

【0053】次に、図15に示すように、このp型Si層41中にイオン注入法や熱拡散法によりn型不純物を選択的にドーピングしてnウエル42を形成する。次に、p型Si層41上に例えば熱酸化法により例えばSiO<sub>2</sub>膜のようなゲート絶縁膜43を形成した後、このゲート絶縁膜43上にゲート電極44、45を形成する。ここで、これらのゲート電極44、45は、例えば、ゲート絶縁膜43上に例えばCVD法により多結晶Si膜を形成し、この多結晶Si膜に不純物をドーピングして低抵抗化した後、この不純物がドーピングされた多結晶Si膜をエッチングによりパターニングすることにより形成する。

【0054】次に、nウエル42の部分の表面をマスクで覆った状態でゲート電極44をマスクとしてp型Si層41中にn型不純物をイオン注入することにより、ソース領域またはドレイン領域として用いられるn'型領域46、47をゲート電極44に対して自己整合的に形成する。次に、このn型不純物のイオン注入に用いたマスクを除去した後、nウエル42の部分を除いた部分の表面を覆う別のマスクを形成した状態で、ゲート電極45をマスクとしてnウエル42中にp型不純物をイオン注入することにより、ソース領域またはドレイン領域として用いられるp'型領域48、49をゲート電極45に対して自己整合的に形成する。

【0055】次に、例えばCVD法により全面に例えばSiO<sub>2</sub>膜のような層間絶縁膜50を形成した後、この層間絶縁膜50の所定部分をエッチング除去してコンタクトホール50a、50b、50c、50dを形成する。次に、例えばスパッタリング法や真空蒸着法により全面に例えばAl膜を形成した後、このAl膜をエッチングによりパターニングして電極51、52、53、54を形成する。この場合、ゲート電極44とn'型領域46、47とによりnチャネルMOSトランジスタが形成され、ゲート電極45とp'型領域48、49とによりpチャネルMOSトランジスタが形成される。そして、これらのnチャネルMOSトランジスタおよびpチャ



## 11

ャネルMOSTランジスタによりCMOSが形成される。

【0056】次に、第1実施例の図5に示すと同様にして、単結晶Si基板1の裏面を接着剤9により治具10に接着するとともに、CMOS型半導体装置の表面に接着剤11により治具12を接着する。次に、これらの治具10、12に外力Pを加えて互いに反対方向に引っ張ることにより多孔質Si層2の破断を行い、単結晶Si基板1からCMOS型半導体装置を分離する。

【0057】次に、p型Si層41の裏面から残りの多孔質Si層2を除去し、さらに治具10、12を取り外した後、図16に示すように、このp型Si層41の裏面を例えば銀ペーストなどにより金属からなるヒートシンク55とはり合わせる。この後、必要に応じてチップ化（ベレタイズ）を行う。

【0058】以上により、p型Si層41の裏面にヒートシンク55を有するCMOS型半導体装置が製造される。

【0059】この第7実施例によれば、活性層を構成するp型Si層41が単結晶であることによりバルクSiによるCMOSに匹敵する高い性能を有するCMOS型半導体装置を低コストで製造することができる。また、このCMOS型半導体装置のp型Si層41の裏面にはヒートシンク55が設けられていることにより、動作時の温度上昇を少なくすることができ、温度上昇に伴う性能劣化や不良を防止することができる。

【0060】次に、この発明の第8実施例について説明する。この第8実施例は、ダブルヘテロ構造の半導体レーザーの製造にこの発明を適用した実施例である。

【0061】この第8実施例による半導体レーザーの製造方法においては、図17に示すように、まず、単結晶GaAs基板61上に多孔質GaAs層62を形成する。次に、この多孔質GaAs層62上にn型GaAs層63をエピタキシャル成長させ、このn型GaAs層63上にn型クラッド層としてのn型AlGaAs層64、GaAsからなる活性層65およびp型クラッド層としてのp型AlGaAs層66を順次エピタキシャル成長させてレーザー構造を形成する。なお、n型GaAs層63の厚さは必要に応じて選ばれるが、例えば5μmとする。

【0062】次に、第1実施例の図5に示すと同様にして、単結晶GaAs基板61の裏面を接着剤9により治具10に接着するとともに、p型AlGaAs層66の表面に接着剤11により治具12を接着する。次に、これらの治具10、12に外力Pを加えて互いに反対方向に引っ張ることにより多孔質GaAs層62の破断を行い、単結晶GaAs基板61からn型GaAs層63、n型AlGaAs層64、活性層65およびp型AlGaAs層66を分離する。

【0063】次に、n型GaAs層63の裏面に残され

## 12

た多孔質GaAs層62を除去し、さらに治具10、12を取り外した後、図示は省略するが、このn型GaAs層63の裏面にn側電極を形成するとともに、p型AlGaAs層66上にp側電極を形成し、目的とするダブルヘテロ構造の半導体レーザーを製造する。

【0064】この第8実施例によれば、ダブルヘテロ構造の半導体レーザーを低コストで製造することができる。また、この半導体レーザーにおいては、n型GaAs層63が基板の役割を果たすが、このn型GaAs層63は半導体レーザーにおいて通常用いられるn型GaAs基板に比べて非常に薄いので、基板による直列抵抗を極めて小さくすることができ、その分だけ半導体レーザーの動作電圧の低減を図ることができる。

【0065】以上、この発明の実施例について具体的に説明したが、この発明は、上述の実施例に限定されるものではなく、この発明の技術的思想に基づく各種の変形が可能である。

【0066】例えば、上述の第1実施例においては、多孔質Si層2上にCVD法によってp<sup>+</sup>型Si層3、p型Si層4およびn<sup>+</sup>型Si層5をエピタキシャル成長させているが、多孔質Si層2上にプラズマCVD法などにより非晶質Si層を形成し、その後例えば600〜800℃の温度でアニールを行うことによりこの非晶質Si層を固相成長させて結晶化させるようにしてもよい。この場合、多孔質Si層2が種結晶となることにより、高品質な固相エピタキシャル層の形成が可能である。

【0067】また、上述の第6実施例におけるSi<sub>1-x</sub>Ge<sub>x</sub>層33の代わりに、Ge層を用いてもよい。

【0068】さらに、この発明は、例えばSOI (silicon on insulator) 基板の製造に適用することも可能である。

【0069】

【発明の効果】以上説明したように、この発明によれば、分離層の内部および/または分離層と素子形成層および基体との界面で機械的に破断を起こさせることにより基体から素子形成層を分離するようにしているので、例えば高変換効率の薄膜太陽電池などの高性能の薄膜素子を低コストで製造することができる。

【図面の簡単な説明】

【図1】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図2】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図3】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図4】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図5】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。



13

【図6】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図7】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図8】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図9】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図10】この発明の第1実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図11】この発明の第2実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図12】この発明の第3実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図13】この発明の第6実施例による薄膜太陽電池の製造方法を説明するための断面図である。

【図14】この発明の第7実施例によるCMOS型半導体装置の製造方法を説明するための断面図である。

【図15】この発明の第7実施例によるCMOS型半導

14

体装置の製造方法を説明するための断面図である。

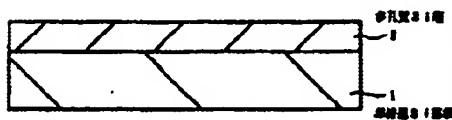
【図16】この発明の第7実施例によるCMOS型半導体装置の製造方法を説明するための断面図である。

【図17】この発明の第8実施例による半導体レーザーの製造方法を説明するための断面図である。

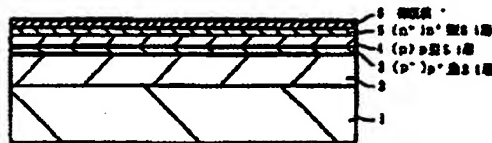
【符号の説明】

- 1 単結晶Si基板
- 2 多孔質Si層
- 3 p<sup>+</sup>型Si層
- 4、41 p型Si層
- 5 n<sup>+</sup>型Si層
- 6、23 保護膜
- 7 酸化膜
- 9、11、15、19、21 接着剤
- 10、12 治具
- 14 ガラス基板
- 16 受光面電極
- 18、22 プラスチック基板

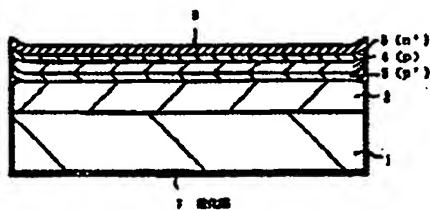
【図1】



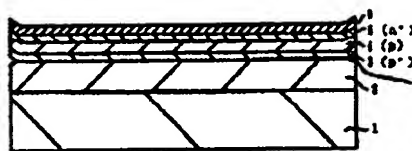
【図2】



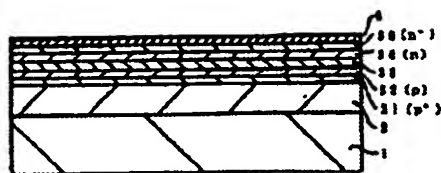
【図3】



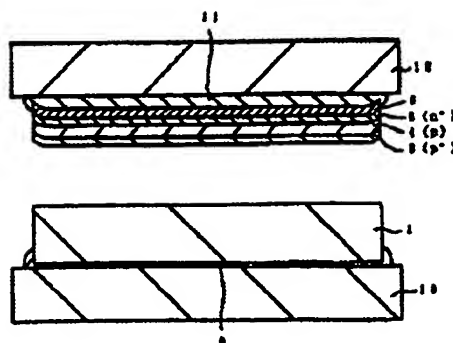
【図4】



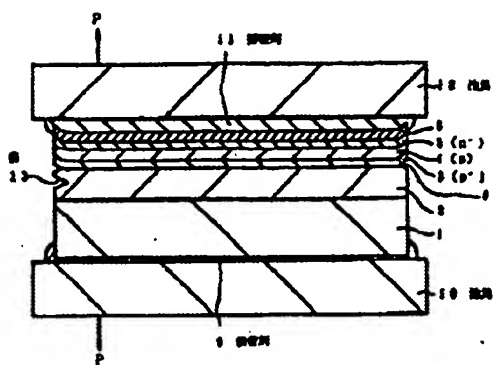
【図13】



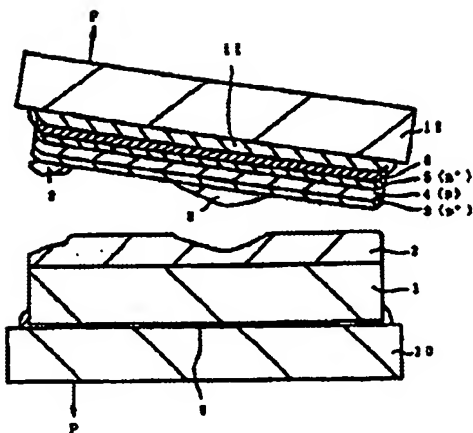
【図7】



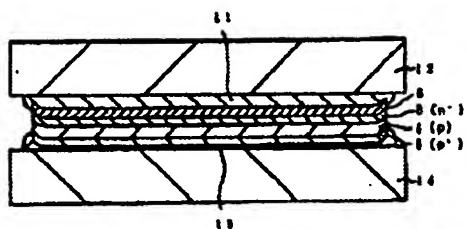
【図5】



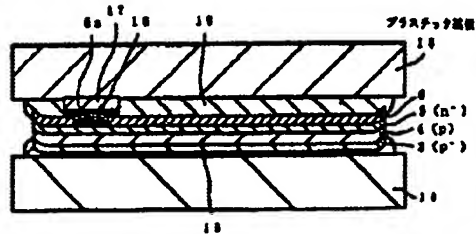
【図6】



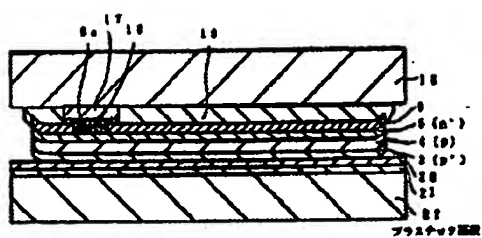
【図8】



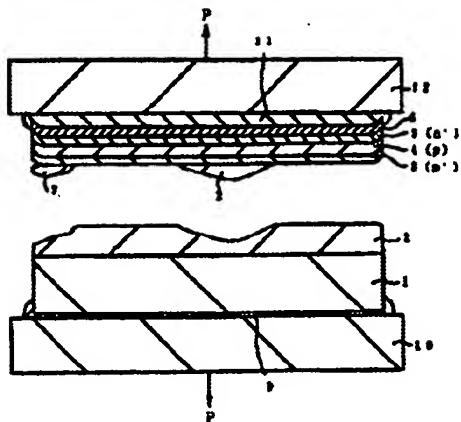
【図9】



【図10】



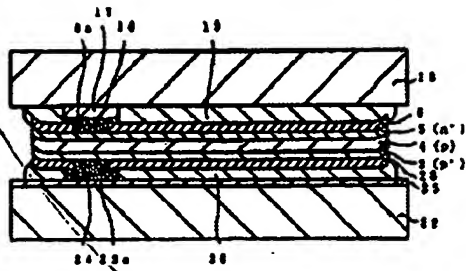
【図11】



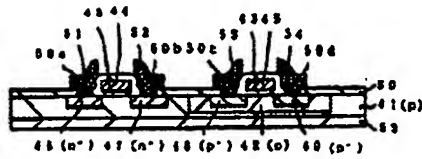
【図14】



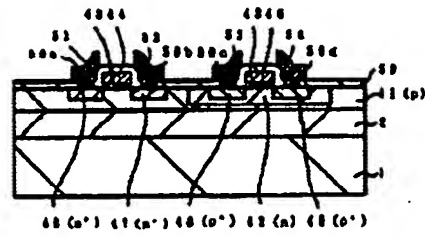
【図12】



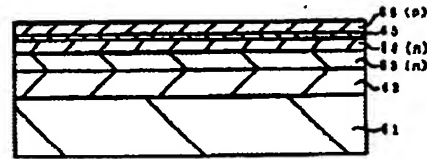
【図16】



【図15】



【図17】



フロントページの続き

(51)Int. Cl.<sup>6</sup>

H01L 27/12

29/786

H01S 3/18

識別記号

F

片内整理番号

FI

技術表示箇所

H01L 29/78  
31/04613 A  
E